

2025 International Solid-State Circuits Conference

(ISSCC) Review

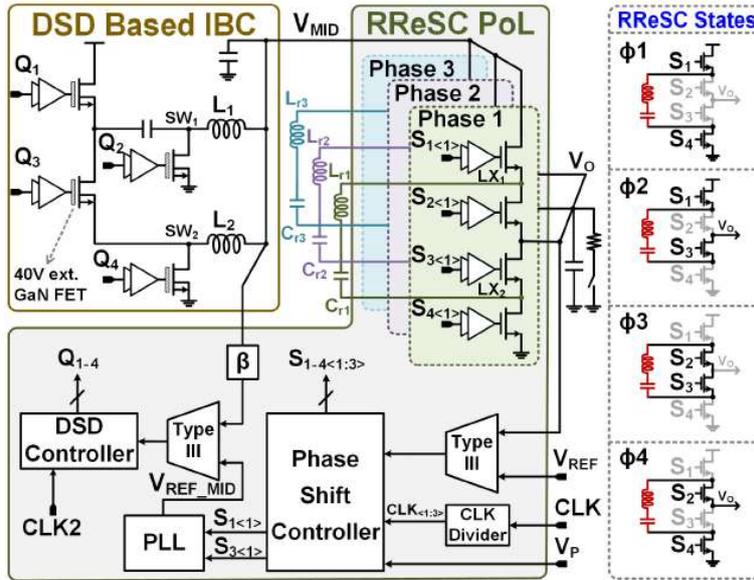
성균관대학교 반도체융합공학과 조건희 교수

Topic : Power (2)

Session 21 : Compute and USB Power

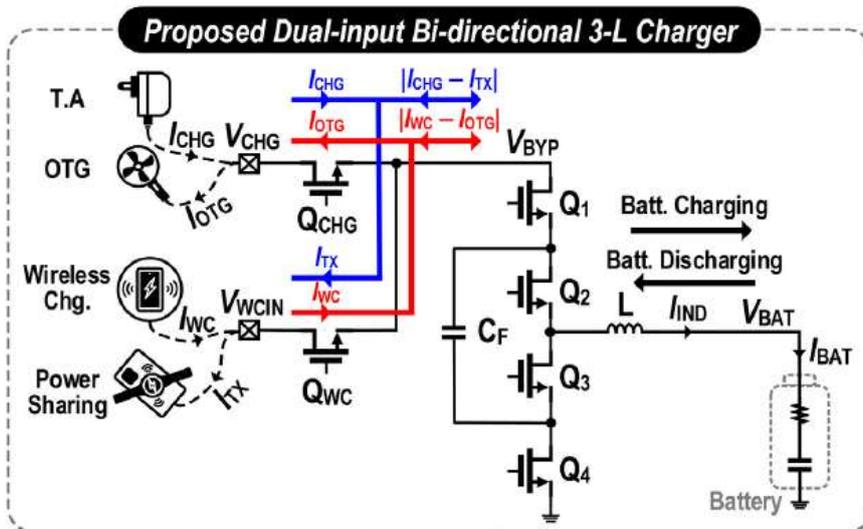
이번 ISSCC 2025의 Session 21은 Compute and USB Power 라는 주제로 총 9편의 논문이 발표되었다. 이 세션에서는 다양한 power management IC (PMIC) 분야에서 높은 효율과 작은 폼 팩터를 얻기 위한 기술 뿐만 아니라 여러 phase 동작에서도 전압 및 전류의 밸런싱을 맞추기 위한 기술들이 소개 되었다.

#21-1 은 중국 저장대학교에서 발표한 논문으로써, AI 및 고성능 컴퓨팅(HPC) 수요 증가에 따른 고효율 전력 변환 솔루션을 제안한다. 최근 컴퓨팅 전력 요구가 급증하면서, 더 높은 전력 용량, 효율 및 빠른 응답 속도를 갖춘 전력 공급 시스템이 필수적이며, 이를 위해 다수의 Point-of-Load (PoL) 컨버터가 병렬로 동작하지만, 다중 위상(phase) 컨버터에서 높은 효율을 유지하기 위해서는 정밀한 전류 밸런스 제어가 필요하다. 본 논문에서는 고효율 12V-to-1V 전력 변환기를 위한 two-stage 구조를 제안하였다. 첫 번째 stage 에서는 12V에서 1.8V로 변환하는 Double-Step-Down (DSD) 컨버터를 적용해 높은 변환 효율과 넓은 변환 비율(conversion ratio)을 확보하였으며, 두 번째 stage에서는 1.8V에서 1V로 변환하는 3-phase 동작의 Regulated Resonant Switched-Capacitor Converter (RReSC) 구조를 도입해 높은 전력 밀도(power density), 고효율 및 빠른 과도 응답(transient response)을 달성하였다. RReSC는 위상 이동 제어(phase-shift control)를 활용해 고효율 상태에서 동작하며, 부하 변화 시 빠르게 부스트(Boost) 또는 벅(Buck) 모드로 전환해 26mV의 낮은 전압 강하(undershoot)를 실현하였다. 제안된 컨버터는 PoL 변환기의 최대 효율 96.0%, 시스템 전체 효율 89.3%를 달성했으며, 고속 동적 전압 스케일링(DVS)과 우수한 부하 대응 성능을 보여 주었다.



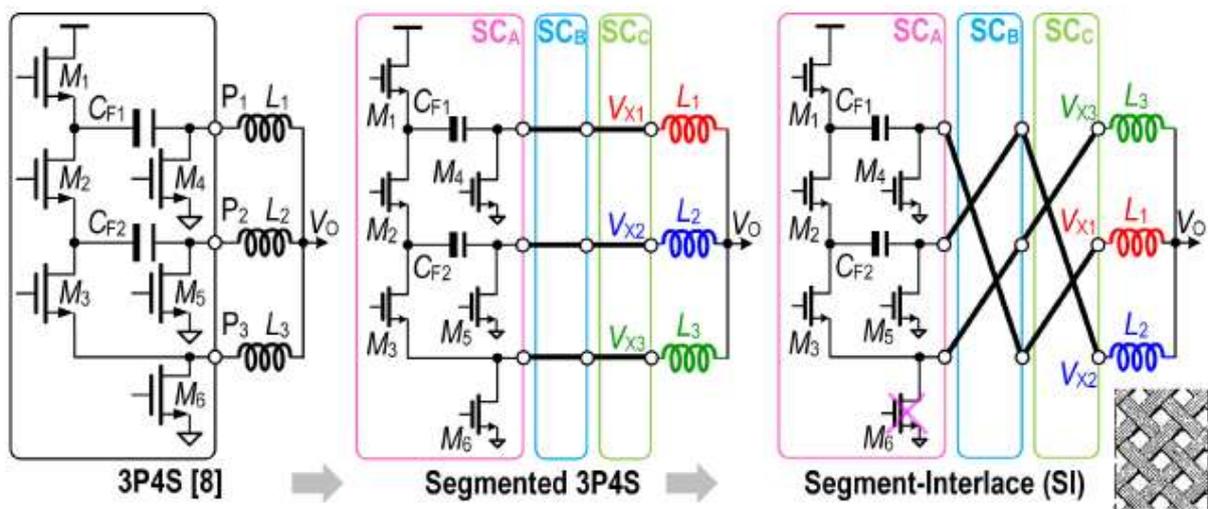
[그림 2] 21.1에서 제안한 12-to-1V resonant 기반의 two-stage converter

#21-2 삼성전자에서 발표한 논문이다. 이 논문에서는 듀얼 입력을 지원하는 3-Level 배터리 충전기 기술을 소개한다. 기존 3-Level Buck 컨버터 구조를 기반으로 유선 및 무선 충전 입력을 동시에 수용할 수 있도록 설계되었으며, 유선 입력 단자는 유선 충전 및 On-The-Go (OTG) 모드, 무선 입력 단자는 무선 충전 및 전력 공유 기능을 제공한다. 또한, bi-directional 동작 환경에서도 빠른 VCF(플라잉 커패시터 전압) 균형을 유지하기 위해 coarse-fine VCF balancer 기술을 제안하여, 방향과 관계없이 안정적인 전압 균형을 확보하였다. 아울러, 주파수 폴드백(frequency foldback) 제어를 적용해 넓은 전압 변환 비(VCR)를 구현함으로써, 경부하 및 고부하에서도 높은 충전 효율을 유지할 수 있도록 설계되었다.



[그림 2] 21.2에서 제안한 dual-input bi-directional 3-level charger

#21-3 중국 마카오대학에서 발표한 논문이다. 데이터센터에서 12V 입력을 직접 변환하는 multi-phase (MP) 컨버터는 증가하는 컴퓨팅 성능 요구에 대응하지만, 부하 변화 시 출력 전압 저하를 줄이기 위해 인덕터 전류(IL) 상승 속도를 높이는 것이 중요하다. 기존 MP 컨버터는 위상 간 듀티 사이클 차이로 인해 IL 불균형이 발생하며, 이를 보정하기 위한 추가적인 센싱과 제어 회로가 필요하다. 본 연구에서는 3P4S 구조를 기반으로 한 segmented-interlacing (SI) 컨버터를 제안하여, IL 자동 균형 유지와 동시에 duty 중첩을 허용해 IL 상승 속도를 증가시켰다. 이를 통해 부하 변동 시 전압 강하를 92mV로 감소시키고, light-load 시 스위칭 주파수 조절을 통해 효율을 향상시켰다. 제작된 칩은 0.18 μ m BCD 공정으로 구현되었으며, 최대 92.9% 효율을 달성하며 기존 연구 대비 IL 균형성과 응답 속도를 개선하였다.



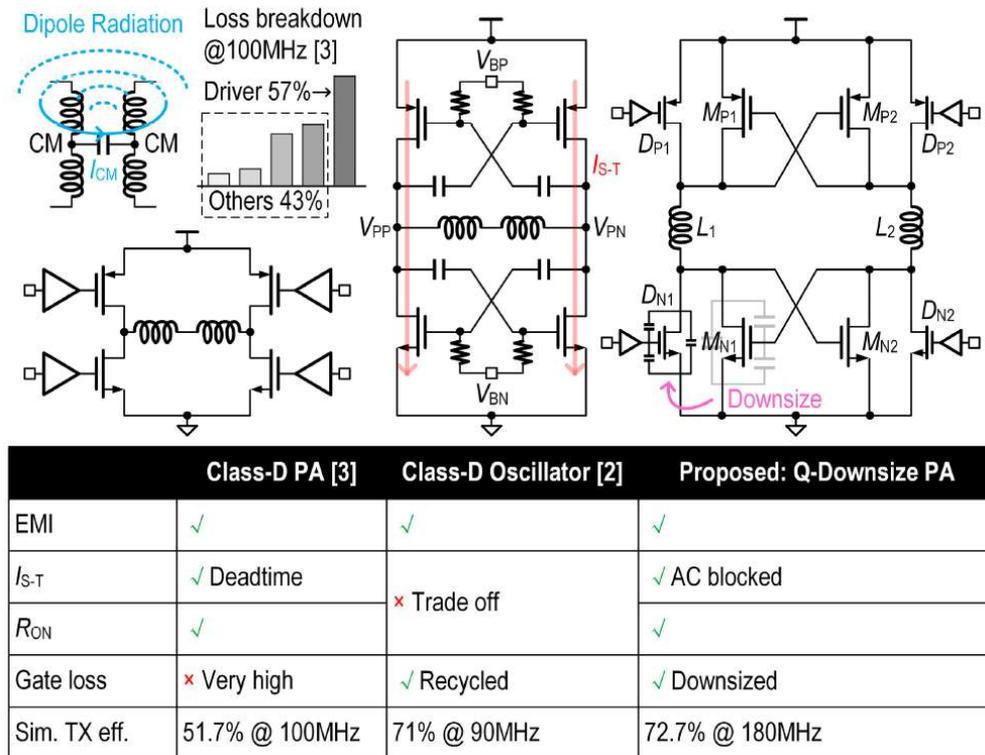
[그림 3] 21.3에서 제안한 3P4S에서부터 Segment-Interlacing 컨버터까지의 변천사

Session 32 : Isolated Power and Gate Drivers

이번 ISSCC 2025의 Session 32은 Isolated Power and Gate Drivers 라는 주제로 총 6편의 논문이 발표되었다. 이 세션에서는 전기자동차 및 산업용 반도체와 같은 열악한 환경에서 안정성과 신뢰성을 보장하는 여러가지 기술에 대해 소개하였다. 특히나 높은 변환 효율, 낮은 EMI, 정밀한 게이트 구동기술에 대해 발표하였다.

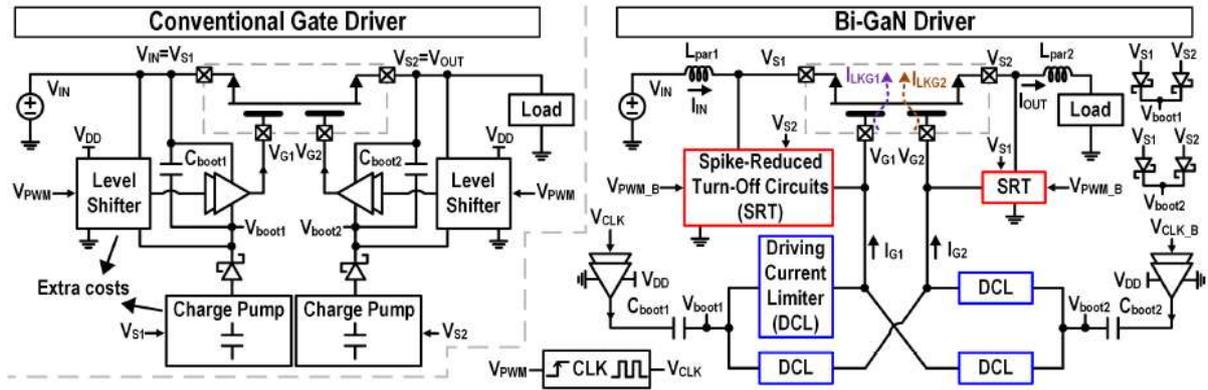
#32-1 마카오대학에서 발표한 논문이다. 본 논문에서는 Q-downsize Class-D 전력 증폭기(PA) 기반의 180MHz 절연형 DC-DC 컨버터를 제안하여, EMI 저감 및 높은 전력 변환 효율(PCE) 유지를 얻고자 하였다. 기존 Class-D 오실레이터의 Shoot-Through Current 문제를 해결하기 위해, cross coupling 된 MOS pair 와 소형 active switch를 결합한 구조를 적용하였다. 이를 통해 PCE를 기존 대비 향상시키고, 높은 주파수(180MHz)에서도 안정적인 동작을 보장하였다. 또한, 스위칭 주파수(f_{sw})와 오실레이션 주파수(f_{osc})의 불일치에도 높은 효율을 유지할 수 있도록 설계하여 EMI 성능

을 개선하였다. 실험 결과, 최대 45.3%의 PCE와 1W의 출력 전력을 달성하였으며, CISPR-32 Class-B EMI 인증 요건을 충족하였다.



[그림 4] Class-D PA, Class-D oscillator, 제안한 Q-downsize PA 비교

#32-6 대만 National Yang Ming Chiao Tung University에서 발표한 논문이다. 본 논문에서는 48V 전기자동차 전력 시스템용 양방향 GaN load switch (BLS)를 제안하여 역전류 차단 및 과도 전류 (inrush current) 보호 기능을 강화하였다. 기존 back-to-back 스위치 방식 대비 Bi-GaN (Monolithic Bidirectional GaN) 구조를 적용하여 R_{ON} 을 줄이고, 높은 효율을 유지하도록 설계되었다. 또한, soft start 및 spike reduced turn-off circuit (SRT) 기술을 도입해 전력 스위치의 안정성을 높이고 과전류 및 과전압 문제를 해결하였다. 측정 결과, Bi-GaN 기반 BLS는 11.2mΩ의 낮은 R_{ON} 을 유지하면서 최대 48V 전압과 25A 전류에서 동작 가능하며, inrush current를 91.4%, overshoot를 89.5% 감소시키는 성능을 보였다.



[그림 5] 기존 gate driver 및 제안한 Bi-GaN gate driver 비교

저자정보



조건희 교수

- 소 속 : 성균관대학교 반도체융합공학과
- 연구분야 : Power management ICs, High-voltage gate drivers
- 이 메 일 : kunhee@skku.edu
- 홈페이지 : <https://sites.google.com/view/ecslab>